

طراحی VCO برای استفاده در استاندارد IEEE802.11a با استفاده از تکنولوژی TSMC 0.18 μm

آرش دقیقی^۱، علیرضا نشاط نیکو^۲

۱- استادیار، دانشکده فنی، دانشگاه شهرکرد، daghighi-a@eng.sku.ac.ir

۲- دانشجوی کارشناسی ارشد دانشگاه آزاد اسلامی واحد نجف آباد، alireza_far802002@yahoo.com

چکیده

در این مقاله نوسان‌ساز کنترل شده با ولتاژ (VCO) با توپولوژی مکمل به کار گرفته شده تا یک نوسان‌ساز با توان مصرفی کم، نویز فاز قابل قبول و دامنه‌ی مناسب ولتاژ خروجی طراحی شود. این نوسان‌ساز دارای فرکانس مرکزی 5.4 GHz بوده و بازه‌ی تنظیم آن، که با تکنولوژی TSMC 0.18 μm برای استفاده در استاندارد IEEE802.11a طراحی شده است، از فرکانس 4.68 GHz تا 6.12 GHz می‌باشد. بهترین مقدار نویز فاز در فرکانس 4.69 GHz برابر 118.7 dBc/Hz- در فاصله 1MHz از کاربر می‌باشد. ولتاژ تغذیه مدار نوسان‌ساز برابر 1.5 V و توان مصرفی هسته نوسان‌ساز برابر با 3.3 mW می‌باشد. سلف استفاده شده در مدار مجتمع به صورت سلف مارپیچ متقارن است. مشخصات طراحی فوق الزامات استاندارد IEEE802.11a را فراهم می‌نماید.

واژه‌های کلیدی

ترانزیستور CMOS، نویز فاز - نوسان‌ساز کنترل شده با ولتاژ، استاندارد IEEE802.11a

۱- مقدمه

این استاندارد دارای بیشینه نرخ انتقال اطلاعاتی برابر با 11 Mbps می‌باشد و از نظر پهنای باند، از فرکانس 2.4 GHz تا 2.4835 GHz را تصرف کرده است.

این باند با توجه به وجود سیستم‌هایی مانند بلوتوث، میکروویو و غیره باندی پر تداخل می‌باشد. با مقایسه‌ی دو استاندارد فوق می‌توان نتیجه گرفت که استاندارد IEEE802.11a به علت عدم تداخل فرکانسی و بزرگی نرخ انتقال اطلاعات، بیشتر مورد توجه قرار می‌گیرد. اما، طراحی بلوک نوسان‌ساز کنترل شده با ولتاژ، یکی از مشکل‌ترین قسمت‌های طراحی مربوط به این استاندارد می‌باشد. از نیازهای استاندارد مورد نظر برای بلوک نوسان‌ساز کنترل شده با ولتاژ این است که نویز فاز باید حداقل 110 dBc/Hz- در فاصله 1 MHz از کاربر باشد. علاوه بر این، دامنه تنظیم فرکانس نوسان‌ساز باید از فرکانس 5.825 GHz تا 5.15 GHz متغیر باشد.

در سال‌های جدید با توجه به روند رو به گسترش حجم اطلاعات و همچنین استفاده گسترده از شبکه‌های محلی بی‌سیم^۱، طراحی سیستم‌های با نرخ انتقال اطلاعات بالا و کم‌هزینه در دستور کار مهندسين قرار گرفته است. از این رو طراحی مدارهای انتقال اطلاعات بی‌سیم منطبق بر استانداردهایی با نرخ انتقال اطلاعات بالا مورد توجه خاص طراحان می‌باشد. لذا در ادامه این مطلب، مزایا و معایب دو استاندارد از شبکه‌های محلی بی‌سیم را مورد مطالعه قرار می‌دهیم [۱]:

الف) استاندارد IEEE802.11a

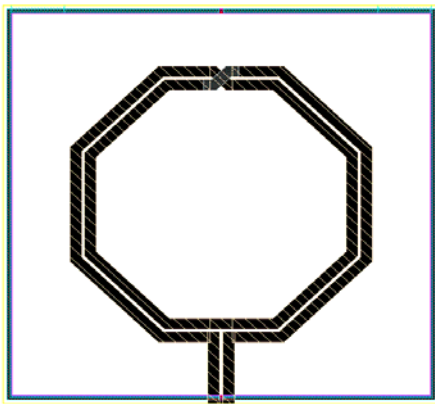
این استاندارد در باند UNII² قرار دارد که از فرکانس 5.15GHz تا 5.825GHz را تصرف کرده است. از این رو این پهنای باند، بدون تداخل فرکانسی می‌باشد. نرخ انتقال اطلاعات در این استاندارد برابر 6 Mbps تا 54 Mbps می‌باشد.

ب) استاندارد IEEE802.11b

نشان می‌دهد. به علت پائین بودن مقدار ظرفیت خازن اکسید بین سلف و زیرینا، اثر اتلاف زیرینا در فرکانس‌های بالاتر خود را نشان می‌دهد. که این امر باعث افزایش ضریب کیفیت سلف می‌شود. همان‌طور که از شکل (۴) مشخص است، سلف مارپیچ متقارن دارای ضریب کیفیت بزرگتر از ۱۲ و در حدود فرکانس مورد نظر جهت طراحی نوسان‌ساز می‌باشد. همچنین اندوکتانس سلف از فرکانس 5.15 GHz تا 5.825 GHz متغیر بوده، به ترتیب مقادیر 1.65 nH تا 1.68 nH را دارد (شکل ۲). این معادل تغییرات اندوکتانس تا 1.8% می‌باشد.

با توجه به تغییر اندک سلف، می‌توان گفت فقط خازن و رکتور در شیب بهره‌ی نوسان‌ساز مؤثر است (رابطه ۳). لذا این مسئله کمک شایانی به خطی کردن بازه‌ی فرکانسی نوسان‌ساز می‌نماید.

$$K_{VCO} = \frac{df}{dV_{control}} \quad (3)$$



شکل ۱- جانمایی سلف مارپیچ متقارن

برای محاسبه‌ی اندوکتانس و ضریب کیفیت سلف از مدل π استفاده شده است (شکل ۳). C_c خازن کوپلینگ بین دو سر سلف می‌باشد و C_{ox} خازن اکسید بین سلف و زیرینا، R_s مقاومت سری سلف، L_s اندوکتانس سلف، و اثر اتلاف زیرینا امپدانس حاصل از ترکیب موازی R_{si} و C_{si} می‌باشد. با روش تحلیل پارامتر S می‌توان ضریب کیفیت و همچنین اندوکتانس سلف را محاسبه کرد. برای بدست آوردن مشخصات سلف از رابطه‌ی ۴ و ۵ استفاده می‌کنیم.

Q_L ضریب کیفیت سلف، L اندوکتانس سلف، $\text{Im}(Z_{11})$ قسمت موهومی امپدانس ورودی، $\text{Re}(Z_{11})$ قسمت حقیقی امپدانس ورودی و f فرکانس متغیر می‌باشد [۵]:

$$Q_L = \frac{\text{Im}(Z_{11})}{\text{Re}(Z_{11})} \quad (4)$$

$$L = \frac{\text{Im}(Z_{11})}{2\pi \cdot f} \quad (5)$$

در این مقاله، نوسان‌ساز کنترل‌شده با ولتاژ طراحی شده، دارای فرکانس مرکزی 5.4 GHz با بازه‌ی تنظیم فرکانس 4.68 GHz تا 6.12 GHz می‌باشد. این رنج، با تغییر ولتاژ کنترل از 0V تا 2V بدست می‌آید و گستردگی بازه‌ی تنظیم برابر 26.6% فرکانس مرکزی می‌باشد. مقدار شبیه‌سازی شده نویز فاز در فاصله 1 MHz از کاریر 118.7 dBc/Hz- است. مشخصات فوق الزامات استاندارد IEEE 802.11a را فراهم می‌نماید.

۲- نویز فاز

نویز فاز یکی از مهمترین مشخصات کیفی یک نوسان‌ساز کنترل‌شده با ولتاژ می‌باشد. در توپولوژی دیفرانسیل، نویز فاز به دو دلیل عمده حضور دارد: ۱- به علت حضور نویز به‌عنوان یک ورودی در حلقه‌ی فیدبک است که باعث ایجاد شیب 20 dBc/dec- می‌شود، ۲- نویز فلیکر^۳ و نویز حرارتی^۴ ترانزیستور بایاس بوده که ترانزیستورهای مکمل این نویز را مانند ضرب کننده به فرکانس‌های بالا مدوله کرده و نویز را به فرکانس‌های نزدیک فرکانس حامل می‌برد و باعث ایجاد شیب 30 dBc/dec- در ابتدای طیف می‌شود. برای شناخت بهتر نویز فاز از مدل ساده شده‌ی لیسون استفاده می‌کنیم [۴]: با فرض $\omega_c > \Delta\omega$

$$L(\Delta\omega) = 10 \text{Log} \left[\frac{2F \cdot k \cdot T}{P_{sig}} \left(\frac{\omega_c}{2Q_{Tank} \cdot \Delta\omega} \right)^2 \right] \quad (1)$$

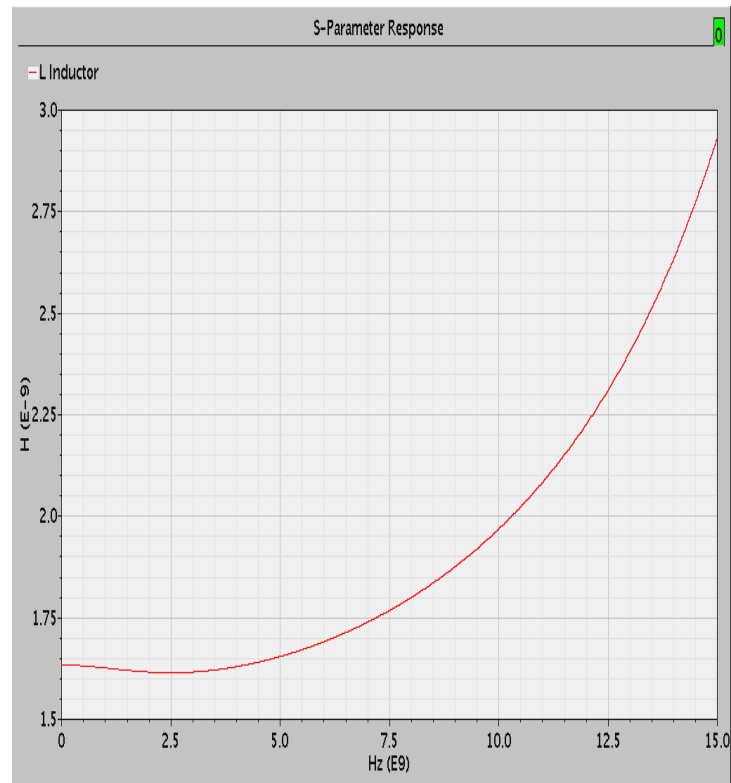
در رابطه‌ی (۱)، $L(\Delta\omega)$ نویز فاز به فاصله $\Delta\omega$ از فرکانس کاریر ω_c می‌باشد. T دمای مطلق، k ثابت بولتزمن، F فاکتور نویز، Q_{Tank} ضریب کیفیت مدار تانک و P_{sig} توان سیگنال نوسان‌ساز می‌باشد. رابطه‌ی ۱ نشان می‌دهد که از عوامل مهم در کاهش نویز فاز، ضریب کیفیت بالای سلف و خازن می‌باشد. می‌توان نشان داد که ضریب کیفیت معادل مدار تشدید (Q_{Tank}) برابر است با [۵]:

$$\frac{1}{Q_{Tank}} = \frac{1}{Q_L} + \frac{1}{Q_c} \quad (2)$$

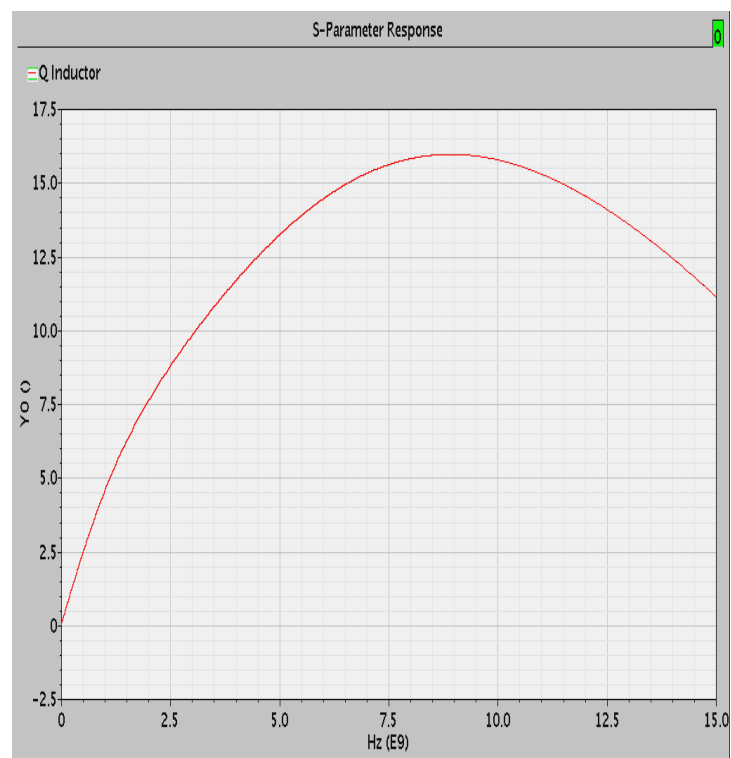
معمولاً ضریب کیفیت خازن (Q_c)، بزرگتر از ضریب کیفیت سلف (Q_L) است. لذا جهت افزایش ضریب کیفیت مدار (Q_{Tank})، باید از سلف با ضریب کیفیت بالا استفاده نمود تا نویز کاهش یابد.

۳- سلف

با توجه به مبحث مطرح شده برای مینیمم کردن نویز فاز باید از سلف با ضریب کیفیت بالا استفاده نماییم. به دلیل ضریب کیفیت بالای سلف مارپیچ متقارن در تکنولوژی 0.18 μm ، در طراحی از این سلف استفاده نموده‌ایم. شکل (۱) شمای این سلف را



شکل ۲- اندوکتانس سلف بر حسب محور فرکانس



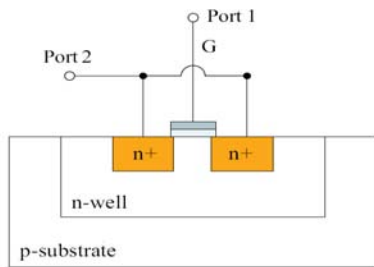
شکل ۳- ضریب کیفیت سلف بر حسب محور فرکانس

ظرفیت خازن C_{Var} و ضریب کیفیت خازن Q_{Var} از روابط زیر استفاده می‌کنیم:

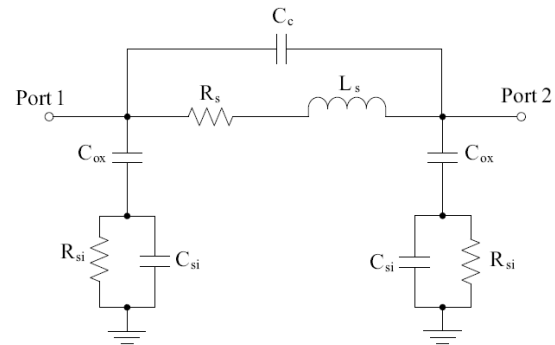
قسمت $\text{Im}(1/Y_{11})$ موهومی ادmittانس ورودی،
قسمت $\text{Re}(1/Y_{11})$ حقیقی ادmittانس ورودی و f فرکانس متغیر می‌باشد [۵]:

$$C_{Var} = -(2\pi \cdot f \cdot \text{Im}(\frac{1}{Y_{11}}))^{-1} \quad (۶)$$

$$Q_{Var} = -\frac{\text{Im}(\frac{1}{Y_{11}})}{\text{Re}(\frac{1}{Y_{11}})} \quad (۷)$$



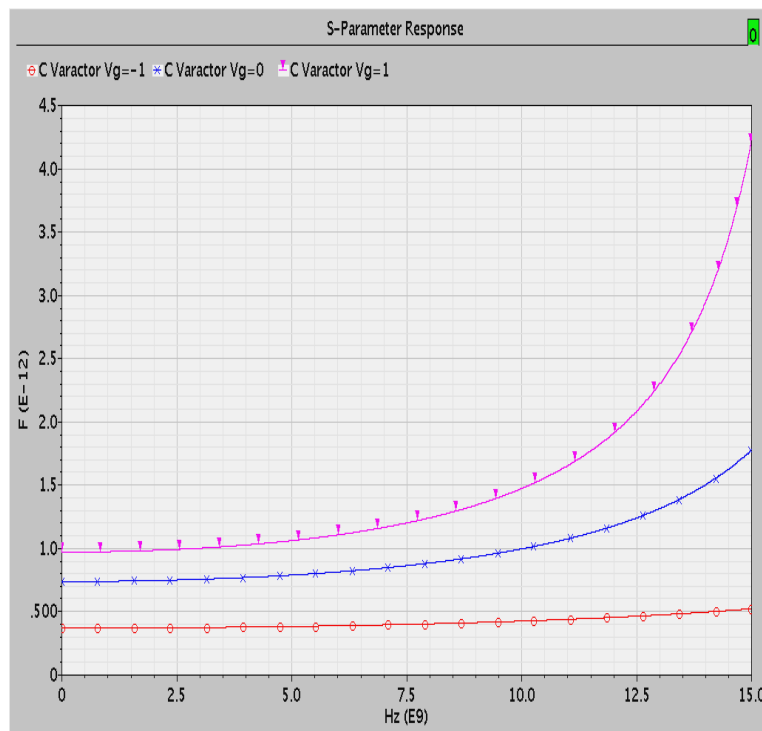
شکل ۵- برش عرضی خازن ماس و رکتور



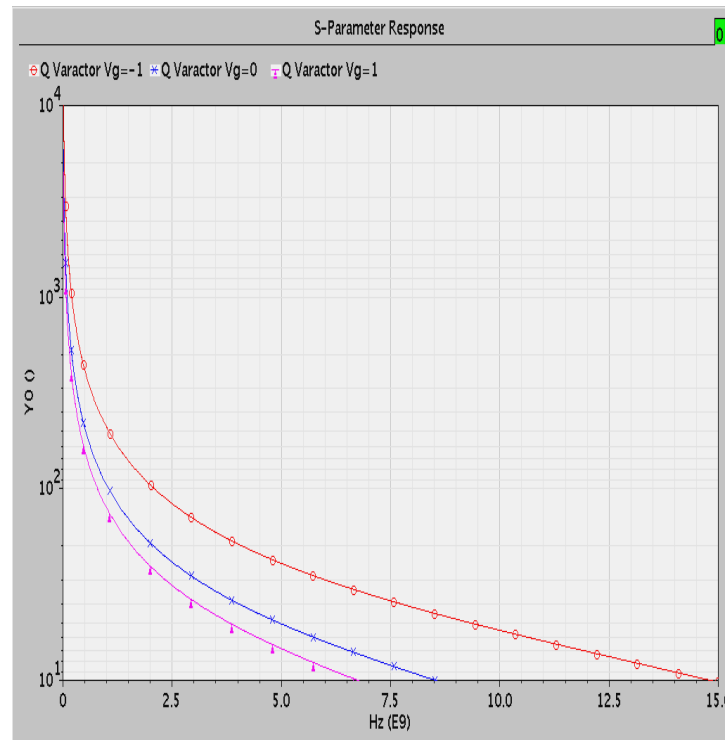
شکل ۴- مدل π سلف مارپیچ متقارن

۴- خازن

خازن متغیر استفاده شده در این مقاله از نوع ماس و رکتور می‌باشد. برش عرضی این خازن در شکل (۵) نمایش داده شده است. طول کانال گیت خازن $0.5 \mu m$ می‌باشد. مشخصات ظرفیت خازن و ضریب کیفیت خازن به ترتیب در شکل‌های (۶) و (۷) نمایش داده شده‌اند. در مدار نوسان‌ساز خازن‌های و رکتور به صورت سری در مدار قرار می‌گیرند. ولتاژ کنترل به گره مشترک سورس و درین و رکتورها اعمال می‌شود. جهت افزایش بازه‌ی فرکانسی نوسان‌ساز باید ظرفیت خازن را افزایش داد. برای بدست آوردن



شکل ۶- مشخصه‌ی ظرفیت خازن بر حسب فرکانس



شکل ۷- مشخصه ضریب کیفیت خازن بر حسب فرکانس

معمولاً عرض ترانزیستور نوع P را بزرگتر از عرض ترانزیستور نوع N در نظر می‌گیرند (شکل ۸). اندازه ترانزیستورهای NMOS، PMOS، جریان بایاس و مقدار سلف، در جدول شماره (۱) بدین شرح می‌باشد:

جدول ۱- اندازه متغیرهای مداری نشان داده شده در شکل ۸

$L=1.67\text{nH}$	$I_{\text{bias}} = 2.2\text{mA}$
$\text{NMOS}_{M_1\&M_2} = \frac{20\ \mu\text{m}}{0.18\ \mu\text{m}}$	$\text{PMOS}_{M_1\&M_2} = \frac{80\ \mu\text{m}}{0.18\ \mu\text{m}}$

۶- بررسی نتایج شبیه‌سازی

برای ارزیابی عملکرد نوسان‌ساز کنترل‌شده با ولتاژ، پارامتری به نام عدد شایستگی FOM^۶ به صورت زیر تعریف می‌شود [۱].

$$\text{FOM} = L(\Delta\omega) + 10\text{Log}(\text{PDC}) - 20\text{Log}\left(\frac{\omega_c}{\Delta\omega}\right) \quad (۹)$$

که در این رابطه $L(\Delta\omega)$ نویزفاز برحسب dBc/Hz، PD توان مصرفی برحسب mW و $\omega_c / \Delta\omega$ ، نسبت فرکانس کاربرد به فاصله $\Delta\omega$ از فرکانس کاربرد است.

۵- طراحی نوسان‌ساز کنترل‌شده با ولتاژ (VCO)

برای طراحی نوسان‌ساز کنترل‌شده با ولتاژ در یک بازه فرکانسی مشخص، طبق رابطه‌ی ۸:

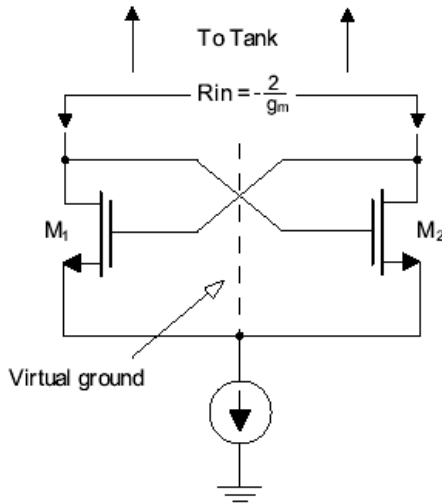
$$f = \frac{1}{2\pi \cdot \sqrt{LC}} \quad (۸)$$

اندوکتانس (L) و ظرفیت خازن ورکتور (C) اثر مؤثری دارند. ولی خازن‌های پارازیتی ترانزیستورهای نوع P و نوع N و همچنین خازن بار محدودیتی است که بر طراحی به‌طور ناخواسته تحمیل می‌شوند.

در طراحی نوسان‌ساز کنترل‌شده با ولتاژ، توپولوژی مکمل با منبع جریان NMOS انتخاب شده است. در این توپولوژی، از منبع جریان در طراحی استفاده شده است. این موجب می‌شود که تغییرات ولتاژ منبع تغذیه تأثیر زیادی در طراحی ایجاد نکند.

در طراحی مکمل از ترانزیستور نوع P در بالای مدار تانک و همچنین از ترانزیستور نوع N در پائین مدار تانک استفاده شده است. ترانزیستور زوج مکمل باعث ایجاد مقاومت منفی شده و با حذف مقاومت موازی تانک موجب نوسان در مدار می‌شود.

با توجه به اینکه قابلیت تحرک ترانزیستور نوع P و نوع N متفاوت است ($\mu_p \neq \mu_n$)، از این رو جهت جبران این اختلاف



شکل ۸- ب) طبقه NMOS با ترانسائانی منفی

جدول ۲- چگونگی تغییر پارامترهای اساسی نوسان‌ساز با تغییر

المان‌های مداری		نویز فاز پائین	کم توان	محدودیت
L	اندوکتانس	بیشینه	بیشینه	سطح تراشه
C	ظرفیت خازن	کمینه	کمینه	بازه گستردگی
R	مقاومت فلز	کمینه	کمینه	تکنولوژی
	دامنه ولتاژ- نوسان ساز	کمینه	بیشینه	طراحی

شکل (۹) نویز فاز همراه با بازه فرکانسی نوسان‌ساز را نمایش می‌دهد.

در شکل (۹-الف) نویز فاز همراه با بازه گستردگی نمایش داده شده است. با توجه به شکل می‌توان گفت شیب بهره‌ی نوسان‌ساز خطی است که از یکی از مهمترین مشخصه‌های نوسان‌ساز جهت استفاده در حلقه‌های قفل‌ساز می‌باشد. در شکل (۹-ب) نیز نویز فاز به ازاء ولتاژ کنترل 100mV نمایش داده شده است. همانطور که از شکل مشخص است نویز فاز دارای مقدار 118.7 dBc/Hz- می‌باشد. جدول شماره (۳) طراحی‌های انجام شده در مورد نوسان‌ساز کنترل‌شده با ولتاژ را نشان می‌دهد. کار انجام شده در این مقاله در زمینه توان و گستردگی بازه‌ی تنظیم در جدول شماره (۳) از طراحی‌های انجام شده دیگر بهتر است.

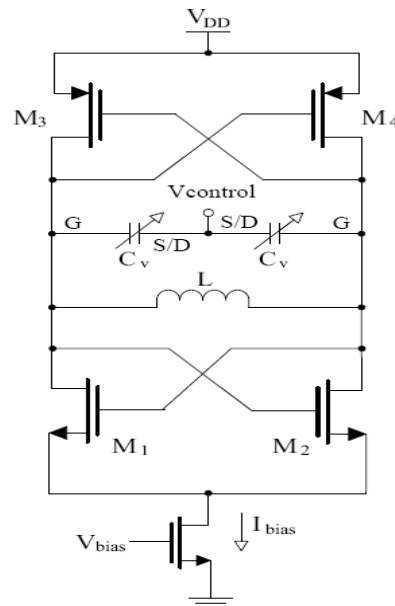
معیار دیگر برای ارزیابی گستردگی بازه‌ی تنظیم نوسان‌ساز کنترل‌شده با ولتاژ به صورت زیر است [۱]:

$$FOT = 2 \times \frac{f_{\max} - f_{\min}}{f_{\max} + f_{\min}} \times 100 \quad (10)$$

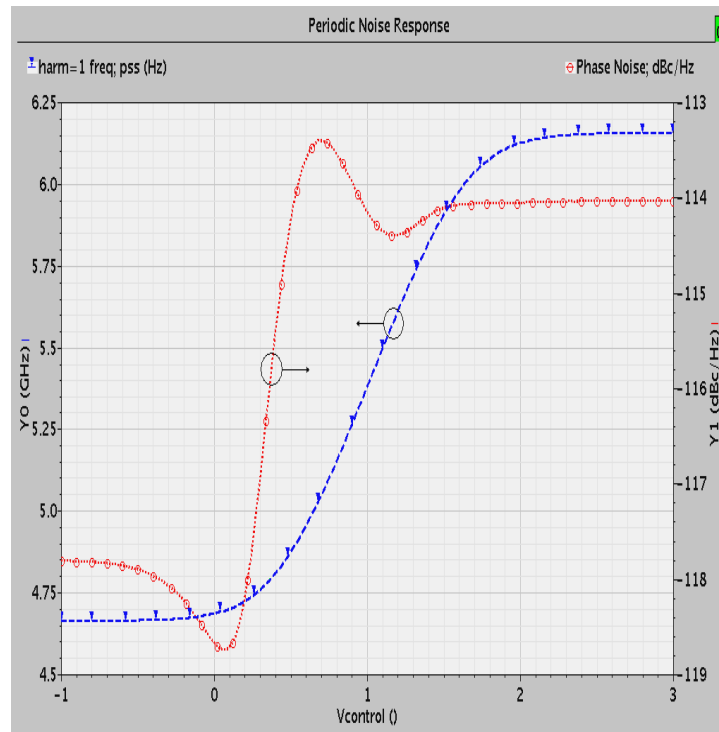
در این مقاله جهت بدست آوردن نتایج بهتری نسبت به جدول شماره (۱) سعی شده که در طراحی موارد زیر انجام شود:

- ۱) برای افزایش بازه‌ی فرکانسی نوسان‌ساز نسبت C_{\max} / C_{\min} را در خازن ماس و رکتور بزرگ در نظر می‌گیریم.
- ۲) در انتخاب سلف مورد نظر در تکنولوژی TSMC0.18 μm سلفی با Q بزرگتر نسبت به سایر سلف‌ها انتخاب شده است.
- ۳) عرض کانال ترانزیستور نوع N را طوری انتخاب می‌کنیم که موجب مینیمم شدن نویز فاز شود.

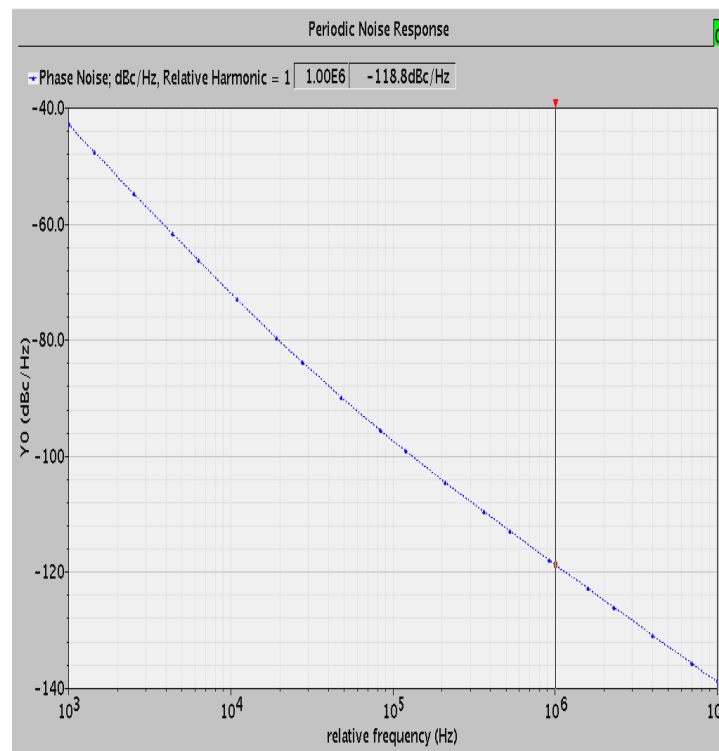
همه‌ی موارد بالا با هدف حداقل کردن توان مصرفی هسته نوسان‌ساز کنترل‌شده با ولتاژ انجام یافته است. جدول (۲) متغیرهای طراحی مدار نوسان‌ساز کنترل‌شده با ولتاژ را نشان می‌دهد [۸]. همانطور که دیده می‌شود برای طراحی یک نوسان‌کننده با نویز فاز پایین و توان مصرفی کم، می‌توان ظرفیت خازنی و رکتور را کاهش داد. در این- صورت، بازه‌ی گستردگی فرکانسی نوسان‌کننده کاسته می‌شود. از طرف دیگر، با کاهش دامنه نوسان ولتاژ خروجی، توان مصرفی کاهش می‌یابد، ولی از طرف دیگر، نویز فاز افزایش می‌یابد.



شکل ۸- الف) شماتیک نوسان‌ساز کنترل‌شده با ولتاژ با توپولوژی مکمل



شکل ۹-الف) نویز فاز و بازه‌ی فرکانسی نوسان‌ساز طراحی شده بر حسب ولتاژ کنترل



شکل ۹-ب) نویز فاز بر حسب محور فرکانس به ازاء

$$V_{\text{control}}=100 \text{ mV}$$

جدول ۳- مقایسه نتایج طراحی

مرجع	تکنولوژی (μm)	توان (mW)	نویزفاز در فاصله 1MHz از کاربر (dBc/Hz)	بازه فرکانسی (GHz)	FOT	FOM	شماره
Chu[7]	0.18	8.1	-110	5.8	-----	-176	1
Zhang[1]	0.25	12.3	-119	4.82-6.2	25%	-181	2
Zhenbiao[2]	0.18	6	-125	4.92-5.12	4%	-192	3
Huijung [3]	0.13	5.94	-121	1.89-2.17	13%	-189	4
این مقاله	0.18	3.3	-118.7	4.68-6.12	26.6%	-186.9	5

- Kim; "A Low Phase-Noise CMOS VCO With Harmonic Tuned LC Tank", IEEE Trans. Microwave Theory and Techniques, Vol. 54, No.7, pp. 2917-2921, 2006.
- [4] D.B. Leeson, Proc. IEEE, 54, pp. 329-330. 1996.
- [5] M. Tiebout; "Low Power VCO Design in CMOS", Springer 2006, pp. 19-26.
- [6] Ham and A. Hajimiri, "Optimization of integrated LC VCOs"; IEEE J. Solid-State Circuits, Vol. 36, No. 6, pp. 896-909,
- [7] Y.K. Chu and H.-P. Chuang; "A Fully integrated 5.8 GHz UNII Band 0.18 μm CMOS VCO", IEEE Microwave Wireless Component letter, Vol. 13, No.7, pp. 287-289, Jul. 2003.
- [8] B. Razavi, "Design of Integrated Circuits for Optical Communications" McGraw-Hill 2002, pp. 213-243.
- [9] B. Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill 2001 pp. 482-531.

۹- پی‌نوشت‌ها

- ¹- Wireless Local Area Networks
²-Unlicensed National Information Infrastructure
³-Flicker
⁴-Thermal Noise
⁵-Substrate
⁶-Figure of Merit

با توجه به جدول شماره (۳) بهترین مقدار نویز فاز مربوط به طراحی شماره ۳ به مقدار -125 dBc/Hz به فاصله 1 MHz از کاربر می‌باشد. ولی گستردگی بازه‌ی تنظیم پائینی دارد. طراحی شماره ۲ از نظر گستردگی بازه‌ی تنظیم و نویز فاز خوب است ولی توان مصرفی بالایی را دارد. طراحی شماره ۴ نیز از نظر توان و نویز فاز خوب است و گستردگی بازه‌ی تنظیم نسبتاً خوبی را دارا می‌باشد. در طراحی شماره ۱ نیز حداقل نویز فاز مربوط به استاندارد IEEE 802.11a رعایت شده است.

۷- نتیجه‌گیری

در این مقاله توانستیم نوسان‌ساز کنترل‌شده با ولتاژ کم مصرف، با گستردگی بازه‌ی تنظیم خوب و نویز فاز پائینی را طراحی کنیم. این طراحی با تکنولوژی $0.18 \mu\text{m}$ TSMC0.18 شش لایه فلز انجام شده است و الزامات استاندارد IEEE 802.11a را تامین می‌کند.

۸- مراجع

- [1] Zhang Li, Wang Zhihua and Chen Hongy; "A 5GHZ CMOS VCO for IEEE802.11a WLAN application", Institute of Microelectronics, Tsinghua University, Beijing10084, P.R. China, 2004.
- [2] Zhenbiao and Kenneth K; "A Low-Phase-Noise and Low-Power Multi-band MOS Voltage-Controlled Oscillator", IEEE Journal of Solid-State Circuits, Vol. 40, No.6, pp. 1130-1135, June 2005.
- [3] Jun. 2001. Huijung Kim, Seonghan Ryu, Yujin Chung, Jinsung Choi and Bumman

۱۰- توضیح

این مقاله از مقاله‌های برگزیده ارائه شده در دومین همایش ملی برق، کامپیوتر و فناوری اطلاعات همدان، در تاریخ ۱۳۸۷/۱۲/۱، می‌باشد. بدین‌وسیله فصل‌نامه علمی - پژوهشی مهندسی برق مجلسی مراتب سپاس و قدردانی خود را از برگزارکنندگان و دبیران علمی و اجرایی این همایش به خاطر همکاری ایشان ابراز می‌نماید.